

## Arhitektura mikroprocesora 80386

Vrsta: Seminarski | Broj strana: 9 | Nivo: Tehnički fakultet u Boru

### Arhitektura mikroprocesora 80386

Nakon mikroprocesora 8086 i 8088 pojavio se 80286, prvi intelov 16-bitni mikroprocesor koji je omogućavao rad u zaštićenom načinu (Protected mode). Sve osobenosti i poboljšanja ovog mikroprocesora su implementirana u arhitekturi 32-bitnog procesora 80386.

Protočna arhitektura mikroprocesora 80386, koja dozvoljava istovremeno prihvatanje instrukcija, dekodiranje, izvršenje i upravljanje memorijom je poboljšana ugradnjom jedinice za upravljanje memorijom u samom čipu (memory management unit – MMU).

Ugradnjom MMU značajno je povećana propusnost ovog mikroprocesora. Mnoge od ovih prednosti postignute su zahvaljujući 32-bitnoj stazi podataka, povećanjem obima registara i magistrale kao i uvođenjem novih instrukcija.

Značajna osobina 80386 je kompatibilnost objektnog koda sa programima koji su pisani za Intelove ranije mikroprocesore. Način rada nazvan Virtualnim (Virtual) omogućava da MS-DOS programi bazirani na 8086 i 8088 budu izvršavani konkurentno sa programima pisanim za 32-bitni operativni sistem. U ovom slučaju, svaki program se izvršava kao nezavistan zadatak u zaštićenom višezadatnom okruženju.

Mikroprocesor 80386 daje mogućnost izbora jednog od tri memorijska modela: segmentirani memorijski model, stranični model i model fizičkog adresiranja.

Model mikroprocesora

Mikroprocesor 80386 je podjeljen na tri glavne jedinice: jedinica za interfejs sa magistralom (BIU), centralna procesorska jedinica (CPU) i jedinica za upravljanje memorijom (MMU). Ove tri jedinice prikazane su na blok šemi na sledećoj slici.

Tu stavljam sliku 16.7. Model procesora 80386.

BIU jedinica

Ova jedinica upravlja radom 32-bitne adrese i magistrale podataka. Kao i kod 8086 i ovde je osnovna uloga BIU da održava instrukcioni red čekanja punim, tako da procesor nikada ne čeka na prihvatanje instrukcije. Pored navedene uloge, dodane su još dve. Prva, nazvana adresna protočnost, omogućava da se samo za dva taktna intervala izvrši potpuni ciklus na magistrali. Druga uloga ogleda se u dinamičkom podešavanju širine magistrale podataka. Ovo omogućava da se prebacivanje sa 32-bitnih na 16-bitne podatke vrši u toku rada.

CPU jedinica

CPU se sastoji iz instrukcione jedinice (IU) i izvršne jedinice (EU). IU uzima instrukcije iz instrukcionog reda čekanja, dekodira ih u dekodiranom instrukcionom redu. EU deo sadrži ALU i osam registara opšte namene kao i kod 8086 ali sada proširene na 32 bita.

MMU jedinica

Ova jedinica se sastoji iz dva dela. Segmentacioni deo generiše 20-bitnu fizičku adresu kada 80386 radi u režimu rada tipičnom za 8086. Kada radi u zaštićenom načinu rada, deskriptorski registri čuvaju baznu adresu, veličinu i attribute različitih segmenata.

Praktično u ove registre su preslikane deskriptorske tabele iz RAM-a čime je povećana brzina prebacivanja sa zadatka na zadatak.

**----- OSTATAK TEKSTA NIJE PRIKAZAN. CEO RAD MOŽETE  
PREUZETI NA SAJTU. -----**

[www.maturskiradovi.net](http://www.maturskiradovi.net)

**MOŽETE NAS KONTAKTIRATI NA E-MAIL: [maturskiradovi.net@gmail.com](mailto:maturskiradovi.net@gmail.com)**